

УДК 662.642: 621.926.7

С.В. Андреева, И.С. Андреев (6 курс, каф. ИУС), В.В.Амосов, к.т.н., доц.

РЕАЛИЗАЦИЯ ПРОГРАММНЫХ АЛГОРИТМОВ НА СХЕМАХ ГИБКОЙ ЛОГИКИ С ИСПОЛЬЗОВАНИЕМ СОВРЕМЕННЫХ СРЕДСТВ ПРОЕКТИРОВАНИЯ

В данной работе рассматривается вопрос проектирования алгоритмо-ориентированных систолических матричных процессоров. Цель работы - разработка методики проектирования систолического процессора с использованием систем RENOIR и ACTIVE-VHDL.

В последние годы в связи с повышением интереса к параллельным и распределенным системам обработки информации нельзя недооценить роль матричных процессоров. Область применения их чрезвычайно широка. Она охватывает обработку изображений, машинное зрение, ядерную физику, структурный анализ, обработку речевых, гидролокационных, радиолокационных, сейсмических, метеорологических, астрономических, медицинских и других данных. Массовый параллелизм обработки данных, необходимый при работе с сигналами и изображениями в реальном времени, в систолических массивах возникает в результате конвейерной обработки, параллельной обработки или совместного использования обоих видов обработки. В принципах разработки архитектур на СБИС должны быть заложены модульность, регулярность, локальность связей, массовый параллелизм и минимизируемый ввод - вывод. Предпочтительно использование стандартных элементов и эффектов масштабирования. Систолический массив также должен обладать свойствами синхронности, пространственной и временной локальности и конвейеризуемости.

Этапы разработки систолического процессора для задач о транзитивном замыкании и кратчайшем пути:

- построение матрицы смежности ориентированного графа для задачи о транзитивном замыкании или матрицы расстояний ориентированного графа для задачи нахождения кратчайшего пути,
- использование алгоритма Уошэлла-Флойда для нахождения матрицы транзитивного замыкания и матрицы кратчайшего пути,
- построение графа зависимости,
- переиндексация графа зависимости для устранения нерегулярности,
- построение спирального ГПС(граф потока сигнала)-массива,
- удаление спиральных дуг для обеспечения локальности,
- построение гексагонального ГПС-массива,
- построение систолического массива,
- разработка модели систолического процессора в системе RENOIR,
- симуляция и отладка работы полученной модели в системе ACTIVE – VHDL.

Выводы. Предложена и опробована методика проектирования систолического процессора с использованием систем RENOIR и ACTIVE-VHDL на примере задач о транзитивном замыкании и кратчайшем пути.