

УДК 658.512.011.56, 681.3.06

М.А. Берман (5 курс, каф. ИУС), А.Н. Волков (асп., каф. ИУС),  
В.П. Котляров, к.т.н., проф.

## ШКАЛИРУЕМАЯ СИМУЛЯЦИОННАЯ МОДЕЛЬ АРХИТЕКТУРЫ POWERPC 603E

Термин “шкалируемые модели” обозначает модели, позволяющие динамически изменять характеристики своей работы. Основными характеристиками при этом являются детальность представления моделируемого устройства и скорость работы модели. Способность модели изменять характеристики работы в процессе симуляции достигается путем создания спектра моделей с различными статическими характеристиками детальности и быстродействия. Наряду с созданием спектра моделей должен быть реализован механизм переключения этих моделей по запросу извне.

Зачастую высокая степень детальности необходима пользователю лишь в течение небольших интервалов моделирования. Шкалируемая модель предоставляет возможность подключения модели с большей детальностью в те моменты, когда она необходима и модели с большей скоростью работы в те моменты, когда нет необходимости наблюдения подробного внутреннего состояния моделируемого устройства. Таким образом, шкалируемая модель обеспечивает требуемую степень детальности в выбранные моменты времени наряду с высокой скоростью работы.

Целью данной работы являлись исследование и решение проблем, встающих при создании шкалируемой модели сложного микропроцессорного устройства. Для создания моделей использовалась экспериментальная система моделирования CoSim, предоставляющая библиотеку для написания моделей на языке C++ и обеспечивающая управление моделями в процессе моделирования.

В процессе выполнения работы была создана шкалируемая симуляционная модель микропроцессора PowerPC 603e. В ее состав входят структурная и поведенческая компоненты, которые, по сути, являются самостоятельными моделями данного микропроцессора. Обе компоненты модели имеют идентичный интерфейс для соединения с модулем BIU (Bus Interface Unit), который представляет собой модель поведения микропроцессора на шине интерфейса 60x bus (Bus Functional Model) и предоставляет доступ к памяти.

Основными проблемами при создании шкалируемых моделей являются:

- выбор моментов, когда переключение допустимо;
- определение набора данных, сохраняемых при переключении.

Структурная компонента микропроцессора PowerPC 603e по шкале времени работает с точностью до такта выполнения инструкций внутри микропроцессора, а поведенческая компонента – с точностью до выполнения инструкций. Поэтому в качестве моментов допустимости переключения были выбраны периоды выполнения инструкций.

Набор сохраняемых данных должен быть выбран таким образом, чтобы модель, подключаемая вместо отключенной, могла продолжить симуляцию с того места, где была прервана отключенная модель. Для модели микропроцессора PowerPC 603e в этот набор были включены следующие данные:

- состояние всех регистров моделируемого микропроцессора;
- адрес выборки следующей команды из памяти;
- состояние шины (модуля BIU).

Основная проблема, возникшая при адаптации структурной и поведенческой компоненты в состав шкалируемой модели, – это реализация динамического переключения компонент модели. Дело в том, что переключение модели связано с

остановкой одной компоненты и запуском другой. Остановка же компоненты требует завершения всей внешней активности микропроцессора. Для решения данной проблемы была выбрана стратегия отложенного переключения, по которой переключение происходит в момент, когда завершены все транзакции на шине, вызванные уже обработанными инструкциями. При этом, т.к. транзакции на шине выполняются в течение длительного времени, модель будет “простаивать”, т.е. не обрабатывать поток входных команд, несколько тактов. Эта особенность была включена в спецификацию модели.

Для тестирования модели была создана модель периферийного устройства, которое подключается к модели микропроцессора через шину 60x bus, – модель памяти. Также для поведенческой компоненты модели микропроцессора была реализована возможность “быстрого” (функционального) доступа в память, т.е. не посредством передачи запросов по шине, а прямым доступом в массив памяти. В модель памяти загружается программа, которая выполняется на модели микропроцессора.

*Результат.* Тестирование модели на компьютере (PentiumIII Xeon, 128 Mb RAM) позволило получить следующие результаты (KIPS – 1000 инструкций в секунду):

- скорость работы модели при использовании поведенческой компоненты – 800 KIPS;
- скорость работы модели при использовании структурной компоненты – 5 KIPS.