

УДК 004.383.3

Р.А.Яковлев (5 курс, каф. АиВТ), А.П.Антонов, к.т.н., доц.

## ПРОЕКТИРОВАНИЕ УСТРОЙСТВ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ НА МИКРОСХЕМАХ ПРОГРАММИРУЕМОЙ ЛОГИКИ ФИРМЫ ALTERA

В последние годы производители больших программируемых логических интегральных схем (ПЛИС) стали рекламировать свои изделия в качестве альтернативы классическим процессорам цифровой обработки сигналов (ЦПОС).

Появились целые библиотеки стандартных узлов ЦПОС, например, цифровые фильтры, пригодные для встраивания в общий проект на базе ПЛИС.

Однако все этапы работы, включая программирование или загрузку микросхемы, выполняет автоматизированная система.

Следовательно, становятся актуальными задачи автоматизированной разработки устройств цифровой обработки сигналов.

Цифровая обработка сигналов позволяет выполнять в принципе любое формально описываемое преобразование сигнала по сколь угодно сложному алгоритму со сколь угодно большой степенью точности. Однако существует несколько типичных задач, решаемых с помощью ЦОС в измерительных приборах.

Например, с помощью ЦОС в измерительных приборах можно решать следующие задачи:

- фильтрация сигнала;
- его масштабирование;
- сжатие (компрессия) измерительных сигналов;
- дискретное преобразование Фурье;
- преобразования спектра сигнала;
- определение сложных функциональных зависимостей, аппроксимация функцией данного вида;
- синтез нелинейных передаточных функций.

Один из ведущих мировых производителей микросхем программируемой логики фирма ALTERA предоставляет свою методику проектирования устройств ЦОС, которая предполагает использование IP-блоков – [Intellectual Property - встраиваемые в кристалл блоки фирмы Altera].

Эти блоки представляют собой уже готовые «кирпичики», которые необходимо только интегрировать в свой проект. Яркими примерами таких блоков являются:

- FIR Compiler / IIR Compiler - позволяет создавать блоки КИХ/БИХ фильтров, которые встраиваются напрямую в кристалл;
- NCO Compiler - позволяет создавать блоки управляемых генераторов сигналов, которые встраиваются напрямую в кристалл;
- SignalTap II - позволяет создавать блок логического анализатора, который встраивается напрямую в кристалл.

Для успешной интеграции, а также для проверки правильности функционирования проекта используются следующие программные средства:

- MATLAB/Simulink - мощный пакет для программного моделирования поведения испытываемой системы. В пакете содержится большое количество библиотек с наборами стандартных блоков (например: генераторы сигналов, средства визуализации и др.);

- DSP Builder - позволяет преобразовывать модели пакета MATLAB в VHDL коды; осуществляет сопряжение между пакетами MATLAB/Simulink и Quartus II;
- Quartus II - система автоматизированного проектирования цифровых устройств.

Таким образом, данная методика позволяет существенно упростить создание устройств цифровой обработки сигналов. Пользуясь ею, можно за достаточно небольшой промежуток времени создать готовый проект: начиная с пустого листа, а заканчивая реализацией устройства на кристалле. При этом не обязательно знать всех высокотехнологичных параметров как аппаратной части, так и модулируемой. Благодаря мощности и гибкости современных автоматизированных систем (DSP Builder, FIR Compiler, NCO Compiler, IIR Compiler, SignalTap II, Quartus II, MATLAB/Simulink) этот процесс превращается в удовольствие.

Представленная методика может быть использована в учебном процессе для овладения студентами начальными навыками в области цифровой обработки сигналов.